qnc.space

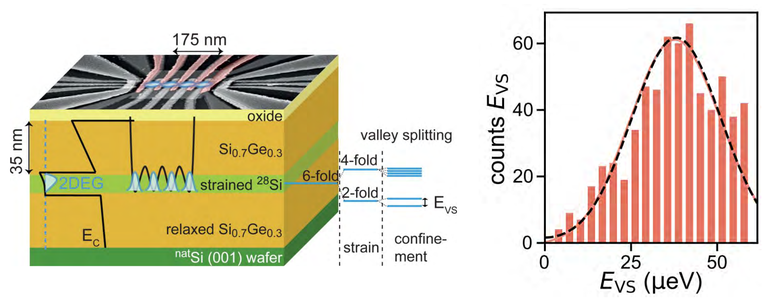
Grundlagen für Quantencomputing basierend auf Si-Spin-Qubits

SiGe-Heterostrukturen mit erhöhter Valley-Aufspaltung (nextSiGe)

1 Si-Spin-Qubit-Quantenchips

Vorteile von Si-Spin-Qubit-Quantenchips
- Hohe Güten, hohes Skalierungspotential
- Schlüsselkomponenten wurden demonstriert

Herausforderungen für Si-Spin-Qubits
- Die geringe Valley-Aufspaltung (E_{VS}) in Si/SiGe ist aktuell der größte limitierende Faktor!



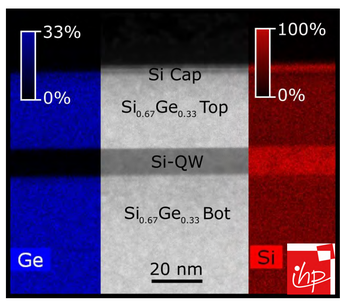
arXiv:2312.17694 (2023)

Kompetenzen von IHP und IQI
- IHP: Heterostrukturen mit µ > 425.000 cm²/Vs, 200 mm BiCMOS Pilotlinie, Technologieintegration
- IQI: 12 Jahre Erfahrung auf Si-Spin-Qubits & Elektronen-Shuttling, patentierte Architektur

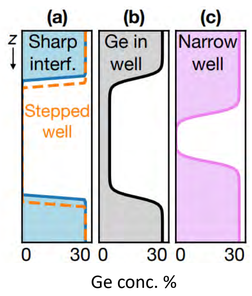
2 Innovation

Ziel von IHP und IQI in nextSiGe
- Erprobung von zwei vielversprechenden Ansätzen zur Erhöhung des E_{VS} nach neuesten Erkenntnissen [Phys. Rev. B 108, 125405 (2023)]
- Erhöhung des E_{VS} durch Einbringung von Ge in den Si-QW, mögliche Staffelung: 0%, 0.1%, 0.2%, 0.5% und 1%
- Erhöhung des E_{VS} durch stark veringerte Si-QW-Dicken < 5 nm
- Die geringe Menge an Ge im Si-QW stellt dabei eine Herausforderung für die industriellen RP-CVD-Anlagen dar und erfordert Entwicklungsarbeit

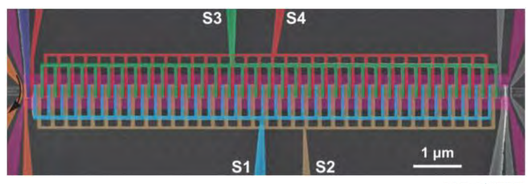
Durchführung von nextSiGe
- Fertigung von Si/SiGe Wafern in der IHP BiCMOS Pilotline mittels RP-CVD
- Optimierung durch chemische, strukturelle und 2DEG Charakterisierung am IHP
- Fertigung und Charakterisierung von Quanten-Bauteilen durch IQI auf 6 Wafern
- Systematische Überprüfung der Eignung von Wafern



Si/SiGe Heterostruktur des IHP



ad. from Phys. Rev. B 108, 125405 (2023)



Nat Commun 15, 2296 (2024)

Spin-Qubit-Shuttling-Bauteil von IQI

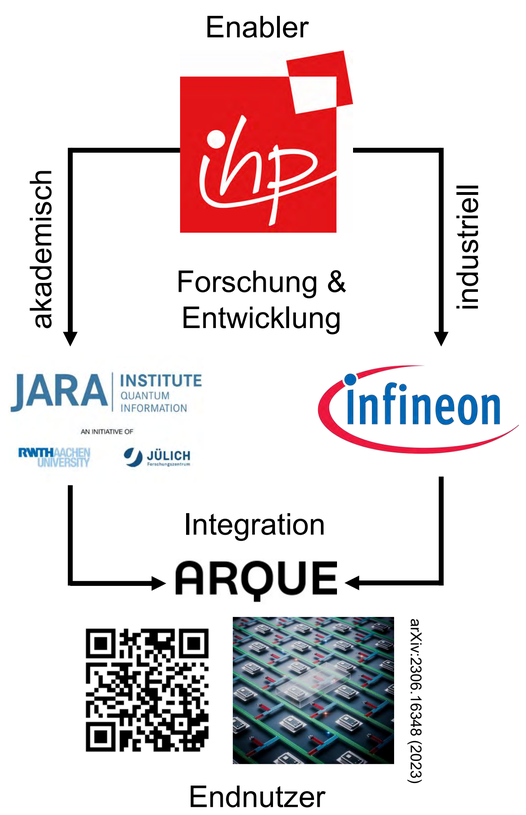
3 Zukünftiges Leistungsportfolio der Projektpartner

IHP – Leibniz-Institut für innovative Mikroelektronik

- hoch-performende Heterostrukturen für die Entwicklung und Erforschung von Si-Quanten-prozessoren → **durch nextSiGe mit erhöhtem E_{VS}**
- Charakterisierungs- und Technologieportfolio zur Entwicklung kritischer Komponenten für Spin-Qubits

IQI & ARQUE Systems GmbH

- Demonstration kritischer Komponenten für einen Quantenprozessor, zum Beispiel Spin-Qubit-Shuttler
- Entwicklung einer skalierbaren Architektur und Komponenten für Si basierte Quantenprozessoren



4 Ausblick

- Bereitstellung von Heterostrukturen zur Erforschung von Si-Spin-Qubits
- Fertigung von Demonstratoren auf akademischen und industriellen Grundlagen
- Bereitstellung von Quantenprozessoren für Endnutzer durch ARQUE Systems GmbH

5 Ansprechpersonen

Dr. Felix Reichmann, IHP
E-Mail: reichmann@ihp-microelectronics.com
Dr. Lars Schreiber, IQI, ARQUE
E-Mail: lars.schreiber@physik.rwth-aachen.de

JARA INSTITUTE QUANTUM INFORMATION
AN INITIATIVE OF
RWTH AACHEN UNIVERSITY
JÜLICH Forschungszentrum

GEFÖRDERT VOM
Bundesministerium für Bildung und Forschung